

LDL08A11A

LDLABO

2008年6月14日

第 1 章

論理譜

```

===== }
{ ビデオディスプレイコントローラ }
===== }
logicname LDLO8A11A

entity main
----- }
{ 入力 }
----- }
input RESET; { チップ初期化 }
input WP; { 書き込み起点 }
input XP[11]; { 横位置 }
input YP[11]; { 縦位置 }
input DOTD[16]; { 画素情報 }
input VRAMDATAIN[16]; { VRAM データ入力 }

----- }
{ 出力 }
----- }
output VRAMADD[22]; { VRAM 番地 }
output HSYNC; { 水平同期 }
output VSYNC; { 垂直同期 }
output VR[4]; { R 画素 }
output VG[4]; { G 画素 }
output VB[4]; { B 画素 }
output VY[4]; { Y 画素 }
output WRITEBUSY; { 書き込み中 }
output RD; { VRAM 読み出し }
output WE; { VRAM 書き込み }
output CS; { VRAM 選択 }
output VRAMDATAOUT[16]; { VRAM データ出力 }
output VRAMDATAACNT; { VRAM データ制御 }

----- }
{ 内部信号 }
----- }
bitr hst[3]; { 水平行程 }
bitr hadd[11]; { 水平画素位置 }
bitn consthab[11]; { 水平終了非表示 }
bitn consthbb[11]; { 水平開始非表示 }
bitn consthsoff[11]; { 水平同期開始位置 }
bitn consthswide[11]; { 水平同期幅 }
bitr vst[3]; { 垂直行程 }
bitr vadd[11]; { 垂直画素位置 }
bitn constvab[11]; { 垂直終了非表示 }

```

```

bitn  constvbb[11];    { 垂直開始非表示 }
bitn  constvsloff[11]; { 垂直同期開始位置 }
bitn  constvswide[11]; { 垂直同期幅 }
bitn  hadd1p;          { 水平表示位置 }
bitn  hadd2p;          { 水平終了非表示位置 }
bitn  hadd3p;          { 水平同期開始位置 }
bitn  hadd4p;          { 水平同期終了位置 }
bitn  vadd1p;          { 垂直表示位置 }
bitn  vadd2p;          { 垂直終了非表示位置 }
bitn  vadd3p;          { 垂直同期開始位置 }
bitn  vadd4p;          { 垂直同期終了位置 }
bitr  vdotr[4];        { 画素 R }
bitr  vdotg[4];        { 画素 G }
bitr  vdotb[4];        { 画素 B }
bitr  vdoty[4];        { 画素 Y }
bitr  dotseq;          { 画素送り }
bitr  mwop[2];         { メモリ書き込み行程 }
bitn  vramread;        { VRAM 読み出し中 }
bitr  vramwrite;       { VRAM 書き込み中 }
bitn  busy;            { 書き込み行程中 }
bitn  writeprotect;    { 書き込み禁止範囲 }
bitn  constwp[11];     { 前非表示の書き込み禁止位置 }
bitn  videomode[3];    { ビデオモード }
bitr  xp[11];          { 横位置 }
bitr  yp[11];          { 縦位置 }
bitr  dotd[16];        { 画素情報 }

```

```

{ ----- }
{  検査端子代入      }
{ ----- }

```

```

output TOP[3];    TOP=hst;
output T1P[11];   T1P=hadd;
output T2P[3];    T2P=vst;
output T3P[11];   T3P=vadd;
output T4P;       T4P=dotseq;
output T5P;       T5P=writeprotect;

```

```

{ ----- }
{  出力代入      }
{ ----- }

```

```

if (vramread)
    VRAMADD.0:10=hadd;
    VRAMADD.11:21=vadd;
else
    VRAMADD.0:10=xp;
    VRAMADD.11:21=yp;
endif

RD=vramread;

if (!vramread)
    if (vramwrite)
        WE=1;
    endif
endif

if (busy|vramread) CS=1; endif

VRAMDATAOUT=dotd;

WRITEBUSY=busy;

```

```
HSYNC=hst==3;
VSYNC=vst==3;

if (dotseq)
  VR.0=vdotr.0;
  VR.1=vdotr.1;
  VR.2=vdotr.2;
  VR.3=vdotr.3;

  VG.0=vdotg.0;
  VG.1=vdotg.1;
  VG.2=vdotg.2;
  VG.3=vdotg.3;

  VB.0=vdotb.0;
  VB.1=vdotb.1;
  VB.2=vdotb.2;
  VB.3=vdotb.3;

  VY.0=vdoty.0;
  VY.1=vdoty.1;
  VY.2=vdoty.2;
  VY.3=vdoty.3;
else
  VR.0=vdotr.0;
  VR.1=vdotr.1;
  VR.2=vdotr.2;
  VR.3=vdotr.3;

  VG.0=vdotg.0;
  VG.1=vdotg.1;
  VG.2=vdotg.2;
  VG.3=vdotg.3;

  VB.0=vdotb.0;
  VB.1=vdotb.1;
  VB.2=vdotb.2;
  VB.3=vdotb.3;

  VY.0=vdoty.0;
  VY.1=vdoty.1;
  VY.2=vdoty.2;
  VY.3=vdoty.3;
endif

{ ----- }
{ 横位置 }
{ ----- }
if (RESET)
  xp=0;
else
  if (WP)
    xp=XP;
  else
    xp=xp;
  endif
endif

{ ----- }
{ 縦位置 }
{ ----- }
if (RESET)
  yp=0;
else
  if (WP)
```

```

        yp=YP;
    else
        YP=YP;
    endif
endif

{-----}
{ 画素情報 }
{-----}

if (RESET)
    dotd=0;
else
    if (WP)
        dotd=DOTD;
    else
        dotd=dotd;
    endif
endif

{-----}
{ ビデオモード }
{-----}
videomode=0;

{-----}
{ 定数設定 }
{-----}

switch(videomode)
case 1:
    consthbb=48; { 640 × 480 }
    consthab=640; { 水平開始非表示 }
    consthsoff=16; { 水平終了非表示 }
    consthswide=96; { 水平同期開始位置 }
    constvbbb=33; { 水平同期幅 }
    constvbbb=33; { 垂直開始非表示 }
    constvbbb=480; { 垂直終了非表示 }
    constvsoff=10; { 垂直同期開始位置 }
    constvswide=2; { 垂直同期幅 }
    constwpp=consthbb-3; { 前非表示の書き込み禁止位置 }
case 2:
    consthbb=32; { 800 × 600 }
    consthab=800; { 水平開始非表示 }
    consthsoff=32; { 水平終了非表示 }
    consthswide=64; { 水平同期開始位置 }
    constvbbb=30; { 水平同期幅 }
    constvbbb=30; { 垂直開始非表示 }
    constvbbb=600; { 垂直終了非表示 }
    constvsoff=30; { 垂直同期開始位置 }
    constvswide=2; { 垂直同期幅 }
    constwpp=consthbb-3; { 前非表示の書き込み禁止位置 }
case 3:
    consthbb=61; { 1024 × 768 }
    consthab=1024; { 水平開始非表示 }
    consthsoff=61; { 水平終了非表示 }
    consthswide=122; { 水平同期開始位置 }
    constvbbb=42; { 水平同期幅 }
    constvbbb=42; { 垂直開始非表示 }
    constvbbb=768; { 垂直終了非表示 }
    constvsoff=42; { 垂直同期開始位置 }
    constvswide=2; { 垂直同期幅 }
    constwpp=consthbb-3; { 前非表示の書き込み禁止位置 }
case 4:
    consthbb=76; { 1280 × 1024 }
    consthab=1280; { 水平開始非表示 }
    consthsoff=76; { 水平終了非表示 }
    consthsoff=76; { 水平同期開始位置 }

```

```

consthswide=153;      { 水平同期幅 }
constvbb=56;         { 垂直開始非表示 }
constvab=1024;       { 垂直終了非表示 }
constvsoff=56;       { 垂直同期開始位置 }
constvswide=2;       { 垂直同期幅 }
constwp=consthbb-3;  { 前非表示の書き込み禁止位置 }
case 5:
consthbb=96;         { 水平開始非表示 }
consthab=1600;       { 水平終了非表示 }
consthsoff=96;       { 水平同期開始位置 }
consthswide=192;     { 水平同期幅 }
constvbb=66;         { 垂直開始非表示 }
constvab=1200;       { 垂直終了非表示 }
constvsoff=66;       { 垂直同期開始位置 }
constvswide=2;       { 垂直同期幅 }
constwp=consthbb-3;  { 前非表示の書き込み禁止位置 }
default:
consthbb=10;         { 水平開始非表示 }
consthab=50;         { 水平終了非表示 }
consthsoff=11;       { 水平同期開始位置 }
consthswide=12;      { 水平同期幅 }
constvbb=5;          { 垂直開始非表示 }
constvab=20;         { 垂直終了非表示 }
constvsoff=6;        { 垂直同期開始位置 }
constvswide=2;       { 垂直同期幅 }
constwp=consthbb-3;  { 前非表示の書き込み禁止位置 }
endswitch

```

```

{-----}
{ VRAM 読み出し中 }
{-----}
vramread=hst==1;

```

```

{-----}
{ VRAM データ制御 }
{-----}
VRAMDATACNT=!vramread;

```

```

{-----}
{ VRAM 書き込み行程 }
{-----}

```

```

if (RESET)
mwop=0;
else
switch(mwop)
case 0:          { 待機 }
if (WP) mwop=1; endif
case 1:          { 書き込み待ち }
if (writeprotect)
mwop=mwop;
else
mwop=2;
endif
case 2:          { 書き込み中 }
mwop=3;
case 3:          { 書き込み指示解除待ち }
if (!WP)
mwop=0;
else
mwop=mwop;
endif
endswitch
endif

```

```

{ ----- }
{   書き込み行程中           }
{ ----- }
if (mwop>0) busy=1; endif

{ ----- }
{   VRAM 書き込み行程       }
{ ----- }
if ((mwop==2) vramwrite=1 ; endif

{ ----- }
{   画素送り                 }
{ ----- }
if (RESET)
dotseq=0;
else
dotseq=dotseq+1;
endif

{ ----- }
{   VRAM 読み込み 1 番目     }
{ ----- }
if (dotseq)
vdotr.0=VRAMDATAIN.0;
vdotr.1=VRAMDATAIN.1;
vdotr.2=VRAMDATAIN.2;
vdotr.3=VRAMDATAIN.3;

vdotg.0=VRAMDATAIN.4;
vdotg.1=VRAMDATAIN.5;
vdotg.2=VRAMDATAIN.6;
vdotg.3=VRAMDATAIN.7;

vdotb.0=VRAMDATAIN.8;
vdotb.1=VRAMDATAIN.9;
vdotb.2=VRAMDATAIN.10;
vdotb.3=VRAMDATAIN.11;

vdoty.0=VRAMDATAIN.12;
vdoty.1=VRAMDATAIN.13;
vdoty.2=VRAMDATAIN.14;
vdoty.3=VRAMDATAIN.15;
else
vdotr.0=vdotr.0;
vdotr.1=vdotr.1;
vdotr.2=vdotr.2;
vdotr.3=vdotr.3;

vdotg.0=vdotg.0;
vdotg.1=vdotg.1;
vdotg.2=vdotg.2;
vdotg.3=vdotg.3;

vdotb.0=vdotb.0;
vdotb.1=vdotb.1;
vdotb.2=vdotb.2;
vdotb.3=vdotb.3;

vdoty.0=vdoty.0;
vdoty.1=vdoty.1;
vdoty.2=vdoty.2;
vdoty.3=vdoty.3;
endif
endif

```



```

{-----}
{ 水平表示位置 }
{-----}
if (hst==0)
  if (hadd==consthbb) hadd1p=1; endif
endif

{-----}
{ 水平終了非表示位置 }
{-----}
if (hst==1)
  if (hadd==consthab) hadd2p=1; endif
endif

{-----}
{ 水平同期開始位置 }
{-----}
if (hst==2)
  if (hadd==consthsoff) hadd3p=1; endif
endif

{-----}
{ 水平同期終了位置 }
{-----}
if (hst==3)
  if (hadd==consthswide) hadd4p=1; endif
endif

{-----}
{ 水平画素位置 }
{-----}
if (RESET)
  hadd=0;
else
  if (hadd1p|hadd2p|hadd3p|hadd4p)
    hadd=0;
  else
    hadd=hadd+1;
  endif
endif

{-----}
{ 書き込み禁止範囲 }
{-----}
switch(vst)
  case 1:
    switch(hst)
      case 1: writeprotect=1;
    endswitch
endswitch

{-----}
{ 水平行程 }
{-----}
if (RESET)
  hst=0;
else
  switch(hst)
    case 0: { 水平開始非表示 }
      if (hadd1p) hst=1; endif
    case 1: { 水平表示 }
      if (hadd2p) hst=2; else hst=hst; endif
    case 2: { 水平終了非表示 }

```

```

        if (hadd3p) hst=3; else hst=hst; endif
    case 3:
        if (hadd4p) hst=4; else hst=hst; endif
    case 4:
        hst=0;
    endswitch
endif
{-----}
{ 垂直表示位置 }
{-----}
if (vst==0)
    if (vadd==constvbb) vadd1p=1; endif
endif
{-----}
{ 垂直終了非表示位置 }
{-----}
if (vst==1)
    if (vadd==constvab) vadd2p=1; endif
endif
{-----}
{ 垂直同期開始位置 }
{-----}
if (vst==2)
    if (vadd==constvsoff) vadd3p=1; endif
endif
{-----}
{ 垂直同期終了位置 }
{-----}
if (vst==3)
    if (vadd==constvswide) vadd4p=1; endif
endif
{-----}
{ 垂直画素位置 }
{-----}
if (RESET)
    vadd=0;
else
    if (vadd1p|vadd2p|vadd3p|vadd4p)
        vadd=0;
    else
        if (hst==4)
            vadd=vadd+1;
        else
            vadd=vadd;
        endif
    endif
endif
endif
{-----}
{ 垂直行程 }
{-----}
if (RESET)
    vst=0;
else
    switch(vst)
        case 0:
            if (vadd1p) vst=1; else vst=vst; endif
        case 1:
            if (vadd2p) vst=2; else vst=vst; endif
    endswitch
endif

```

{ 水平同期開始 }

{ 水平同期終了 }

{ 垂直開始非表示 }

{ 垂直表示 }

```
case 2:                                { 垂直終了非表示 }
  if (vadd3p) vst=3; else vst=vst; endif
case 3:                                { 垂直同期開始 }
  if (vadd4p) vst=4; else vst=vst; endif
case 4:                                { 垂直同期終了 }
  vst=0;
endswitch
endif
ende
```

```

{ ===== }
{ 機能実行譜 }
{ ===== }
entity sim
{ ----- }
{ 端子 }
{ ----- }
output RESET;
output WP;
output XP[11];
output YP[11];
output DOTD[16];
output VRAMDATAIN[16];
output VRAMADD[22];
output HSYNC;
output VSYNC;
output VR[4];
output VG[4];
output VB[4];
output VY[4];
output WRITEBUSY;
output RD;
output WE;
output CS;
output VRAMDATAOUT[16];
output VRAMDATAcnt;
input simres;

{ ----- }
{ 内部信号 }
{ ----- }
bitr tc[25];
bitn node_VRAMADD[22];

{ ----- }
{ 内部信号閲覧 }
{ ----- }
output TP[25]; TP=tc; { 検査位置 }

{ ----- }
{ 実効譜引用 }
{ ----- }
part main(RESET,WP,XP,YP,DOTD,VRAMDATAIN,node_VRAMADD,HSYNC,VSYNC
,VR,VG,VB,VY,WRITEBUSY,RD,WE,CS,VRAMDATAOUT,VRAMDATAcnt)

VRAMADD=node_VRAMADD;

{ ----- }
{ 検査譜 }
{ ----- }
simres=0;
if (!simres) tc=tc+1; endif

if (tc<5) RESET=1; endif

XP=0x12;
YP=0x34;
DOTD=0x55;

switch(node_VRAMADD)
case 1: VRAMDATAIN=0x5566;
case 2: VRAMDATAIN=0x7788;
endswitch

```

```
    if (tc==7) WP=1; endif
    if (tc==100) WP=1; endif
ende

endlogic
```