

LDL06F04A

LDLABO

2006年6月5日

1 論理譜

```
logicname LDL06F04A
library LDL06F04B    { 除算器 }

entity main
input  RESET;
input  DATAIN[32];
input  WP;
input  ADD[3];
output DATAOUT[4];
output SET;

bitn  divreset;
bitn  div[33];
bitr  a[32];
bitr  degit0p[4];
bitr  degit1p[4];
bitr  degit2p[4];
bitr  degit3p[4];
bitr  degit4p[4];
bitr  degit5p[4];
bitr  degit6p[4];
bitr  degit7p[4];
bitr  convseq[3];
bitn  sel;
bitn  divready;
bitn  divans[32];
bitr  ketacount[3];
bitr  set;
bitn  dataout[4];

output TOP[32]; TOP=a;
output T1P;    T1P=divreset;
output T2P[32]; T2P=div.0:31;
output T3P;    T3P=divready;
output T4P[3]; T4P=convseq;
output T5P[4]; T5P=degit0p;
output T6P[4]; T6P=degit1p;
output T7P[4]; T7P=degit2p;
output T8P[4]; T8P=degit3p;
output T9P[4]; T9P=degit4p;
output T10P[4]; T10P=degit5p;

output T11P[4]; T11P=degit6p;
output T12P[4]; T12P=degit7p;
output T13P[3]; T13P=ketacount;

SET=set;
DATAOUT=dataout;

div=LDL06F04B(divreset,a,10,sel);

div.33=1;
divans=div.0:31;
divready=div.32;

if (RESET)
  convseq=0;
else
  switch(convseq)
  case 0:
    if (WP) convseq=1; endif
  case 1:      { 除算器初期化 }
    convseq=2;
  case 2:      { 桁計算 }
    if (divready)
      convseq=3;
    else
      convseq=convseq;
    endif
  case 3:      { 被除数置き換え }
    convseq=4;
  case 4:      { 桁取得 }
    convseq=5;
  case 5:
    switch(ketacount)
    case 7: convseq=6;
    default: convseq=1;
    endswitch
  case 6:
    convseq=convseq;
  endswitch
endif

if (RESET)
  set=0;
```

```

else
    switch(convseq)
        case 6: set=1;
        default: set=set;
    endswitch
endif

if (RESET)
    a=0;
else
    switch(convseq)
        case 0: a=DATAIN;
        case 3: a=divans;
        default: a=a;
    endswitch
endif

if (RESET)
    divreset=1;
else
    switch(convseq)
        case 1: divreset=1;
    endswitch
endif

if (RESET)
    degit0p=0;
else
    switch(ketacount)
        case 0:
            switch(convseq)
                case 4: degit0p=divans.0:3;
                default: degit0p=degit0p;
            endswitch
            default: degit0p=degit0p;
        endswitch
    endswitch
endif

if (RESET)
    degit1p=0;
else
    switch(ketacount)
        case 1:
            switch(convseq)
                case 4: degit1p=divans.0:3;
                default: degit1p=degit1p;
            endswitch
            default: degit1p=degit1p;
        endswitch
    endswitch
endif

if (RESET)
    degit2p=0;
else
    switch(ketacount)
        case 2:
            switch(convseq)
                case 4: degit2p=divans.0:3;
                default: degit2p=degit2p;
            endswitch
            default: degit2p=degit2p;
        endswitch
    endswitch
endif

if (RESET)
    degit3p=0;
else
    switch(ketacount)
        case 3:
            switch(convseq)
                case 4: degit3p=divans.0:3;
                default: degit3p=degit3p;
            endswitch
            default: degit3p=degit3p;
        endswitch
    endswitch
endif

if (RESET)
    degit4p=0;
else
    switch(ketacount)
        case 4:
            switch(convseq)
                case 4: degit4p=divans.0:3;
                default: degit4p=degit4p;
            endswitch
            default: degit4p=degit4p;
        endswitch
    endswitch
endif

if (RESET)
    degit5p=0;
else
    switch(ketacount)
        case 5:
            switch(convseq)
                case 4: degit5p=divans.0:3;
                default: degit5p=degit5p;
            endswitch
            default: degit5p=degit5p;
        endswitch
    endswitch
endif

if (RESET)
    degit6p=0;
else
    switch(ketacount)
        case 6:
            switch(convseq)
                case 4: degit6p=divans.0:3;
                default: degit6p=degit6p;
            endswitch
            default: degit6p=degit6p;
        endswitch
    endswitch
endif

if (RESET)
    degit7p=0;
else
    switch(ketacount)
        case 7:
            switch(convseq)
                case 4: degit7p=divans.0:3;
                default: degit7p=degit7p;
            endswitch
            default: degit7p=degit7p;
        endswitch
    endswitch
endif

```

```

        endswitch
    endif

    switch(convseq)
        case 4: sel=1;
    endswitch

    if (RESET)
        ketacount=0;
    else
        switch(convseq)
            case 5: ketacount=ketacount+1;
            default: ketacount=ketacount;
        endswitch
    endif

    switch(ADD)
        case 0: dataout=degit0p;
        case 1: dataout=degit1p;
        case 2: dataout=degit2p;
        case 3: dataout=degit3p;
        case 4: dataout=degit4p;
        case 5: dataout=degit5p;
        case 6: dataout=degit6p;
        case 7: dataout=degit7p;
    endswitch

ende

entity sim
output RESET;
output DATAIN[32];
output WP;
output ADD[3];

        output DATAOUT[4];
        output SET;

        bitr    tc[10];

        part main(RESET,DATAIN,WP,ADD,DATAOUT,SET)

            tc=tc+1;

            if (tc<5) RESET=1; endif

            switch(tc)
                case 10: DATAIN=12345678; WP=1;
                case 11: DATAIN=12345678;
                case 12: DATAIN=12345678;
                case 13: DATAIN=12345678;
            endswitch

            switch(tc)
                case 320: ADD=7;
                case 321: ADD=6;
                case 322: ADD=5;
                case 323: ADD=4;
                case 324: ADD=3;
                case 325: ADD=2;
                case 326: ADD=1;
                case 327: ADD=0;
            endswitch

        ende
    endlogic

```

2 動作

図1 動作

